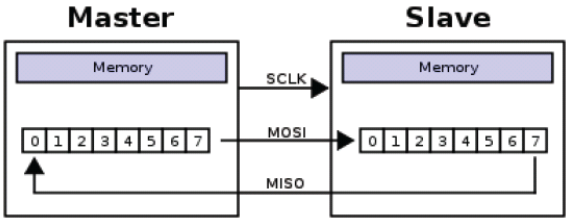
فعالیت قبل از آزمایش :

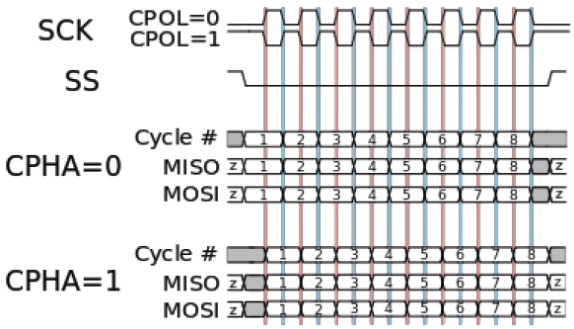
- در ادامهٔ متن، توضیحات مرتبط با را مطالعه نموده و نحوهٔ پیاده‌سازی ارتباط به روش SPI را بررسی نمایید.

توجه : برنامه‌های نوشته شده در ابتدای جلسه تحویل گرفته می‌شود.

پیش‌زمینه : مقدمهٔ ارسال و دریافت سریال SPI

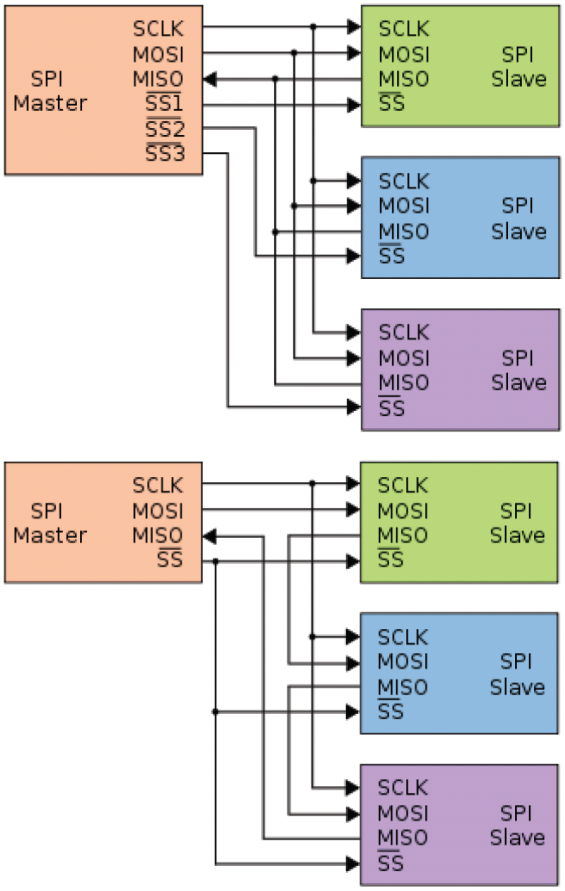


امروزه ارتباط سریال (انتقال یک بیت در هر لحظه) از ابزارهای بسیار رایج است. روشهای آسنکرون و سنکرون متعددی مطرح شده‌اند که بسیاری از آنها همچنان مورد استفاده هستند. SPI یکی از روشهای سنکرون است که در ارتباط بین قطعات (آی‌سی‌ها) بسیار مورد استفاده قرار می‌گیرد. مهمترین ویژگی که این روش را پرکاربرد نموده سادگی آن است که عملاً فقط از دو شیفت‌رجیستر تشکیل می‌شود. یکی از دو طرف ارتباط Master و دیگری Slave در نظر گرفته می‌شوند. Master کنترل عملیات ارتباطی را (از جمله تأمین پالس زمان‌بندی SCLK) بر عهده دارد و Slave در این عملیات تنها تابع است. برای ارتباط بین دو قطعه ۳ سیگنال (سیم) لازم است (بجز زمین). SCLK پالس ساعت یا زمان‌بندی، MOSI که برای Master خروجی و برای Slave ورودی و MISO که برای Slave خروجی و برای Master ورودی است. در شکل می‌بینیم که در هر یک از دو بخش (Master و Slave) یک شیفترجیستر ۸بیتی وجود دارد که سیگنالهای ذکر شده، مستقیماً ارتباط بین این دو شیفت‌رجیستر را برقرار می‌کنند. عملاً این دو شیفت‌رجیستر یک رجیستر حلقوی ۱۶بیتی را می‌سازند. هر فرآیند انتقال ۸ پالس ساعت طول می‌کشد. پس از اتمام عملیات، کل محتویات رجیستر Master درون شیفت‌رجیستر Slave قرار گرفته و بالعکس : کل محتویات رجیستر Slave به رجیستر Master منتقل شده است. به این ترتیب در این روش تنها یک عمل با عنوان «انتقال» رخ می‌دهد که هم ارسال و هم دریافت را پوشش می‌دهد.



در ارتباط SPI از جهت نحوهٔ استفاده از سیگنالها تنوع قابل توجهی در نظر گرفته شده است. SCLK می‌تواند در حالت عادی (idle) high یا low در نظر گرفته شود. انتخاب آن از طریق تعیین مقدار CPOL صورت می‌گیرد. همچنین زمان تغییر مقدار (قرار گرفتن مقدار جدید توسط منبع داده : منبع داده ممکن است هر یک از بخشهای Master یا Slave باشند) می‌تواند با اولین لبهٔ پالس ساعت بعد از مقدار idle باشد یا با لبهٔ بعدی قرار داده شود. این موضوع توسط مقدار CPHA تعیین می‌شود. معمولاً در لبهٔ بعد از قرار گرفتن داده روی خط توسط مبدأ، مقصد داده را برمی‌دارد تا فرصت برای پایدار شدن داده روی خط وجود داشته باشد. ترتیب قرار گرفتن داده بر روی خط نیز می‌تواند از بیت وزن بالا به بیت وزن پایین یا بالعکس در نظر گرفته شود. طبعاً انتخابها در دو طرف (Master و Slave) باید متناسب باشند.

سیگنال چهارمی با نام $\overline{SS}$ وجود دارد که مفهوم پایهٔ آن انتخاب Slave (Slave Select) است. استفاده از این سیگنال اجباری نیست و ارتباط SPI بدون این سیگنال می‌تواند بخوبی برقرار شود. در اغلب قطعات (Slave) این سیگنال در لبهٔ فعال شدن، مکانیزم SPI را reset می‌نماید (بویژه شمارندهٔ تعداد عملیات : ۸ عمل شیفت و ۸ پالس ساعت). به این ترتیب با فعال و غیر فعال شدن این سیگنال، Master می‌تواند از صحیح انجام شدن عملیات جدید مطمئن باشد حتی اگر عملیات قبلی کامل انجام نشده یا مختل شده باشد.



در SPI یک Master می‌تواند با چند Slave مرتبط باشد. در شکل دو روش ممکن به این منظور را مشاهده می‌نمایید. در شکل اول سیگنالهای SCLK، MISO و MOSI به صورت موازی بین Master و Slaveها متصل شده، برای Master به تعداد Slaveها سیگنال $\overline{SS}$ در نظر گرفته شده و به تناظر به Slaveها متصل می‌شود. در این صورت برای ارتباط به هر یک از Slaveها، Master، $\overline{SS}$ مربوط به Slave مورد نظر را فعال نموده، عملیات تبادل داده را انجام داده و سپس با غیر فعال نمودن $\overline{SS}$ عملیات خاتمه می‌یابد. لذا در این روش به تعداد Slaveها سیگنال $\overline{SS}$ لازم است. در روش دیگر فقط یک $\overline{SS}$ استفاده می‌شود. اما پس از اتصال MOSI از Master به Slave اول، MISO آن Slave به MOSI از Slave دوم رفته، و به همین ترتیب MISO آن Slave به MOSI از Slave بعدی متصل می‌شود. در نهایت MISO از آخرین Slave به MISO از Master متصل می‌گردد. ملاحظه می‌شود که در این حالت شیفت‌رجیستر کل Slaveها و Master در یک رشته (در واقع یک حلقه) قرار می‌گیرند و داده برای رسیدن به مقصد باید از بخشهای میانی (Slaveهای دیگر) بگذرد. لذا تعداد پالس ساعت متناظر برای رسیدن داده به مقصد (از Master به Slave مورد نظر یا بالعکس) باید رعایت شود.

در این آزمایش از یک قطعهٔ حافظه با درگاه SPI با حداقل حجم ۴kB و یک قطعه DAC در کنار میکروکنترلر استفاده می‌شود. یک منبع سیگنال AC (سینوسی) با فرکانس محدودهٔ ۲۰–۱۰۰Hz به ورودی ADC میکرو متصل می‌شود. دو کلید عملیات را کنترل می‌کنند. با زدن یکی از کلیدها، ورودی آنالوگ با فرکانس حدود ۱ksps نمونه‌برداری شده (۸بیتی) و ۴ ثانیه از مقادیر را در حافظه ذخیره می‌نماید. پس از کامل شدن عمل ذخیرهٔ داده‌ها، با زدن کلید دیگر، داده‌های ذخیره شده در حافظه خوانده شده (با همان سرعت نمونه‌برداری اولیه) و در DAC نوشته می‌شوند. عملیات (خواندن از حافظه و نوشتن در DAC) در یک حلقه ادامه می‌یابد.

کار آزمایشگاهی

۱- مجموعهٔ تعریف شده را در محیط شبیه‌ساز (مثلاً Proteus) آماده نموده و با مشاهدهٔ دو سیگنال ورودی (منبع) و خروجی DAC بر روی اسیلوسکوپ، صحت عملکرد آن را بررسی نمایید.